

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-202972

(43)Date of publication of application : 13.08.1990

(51)Int.Cl.

C09J 5/02  
C09J107/00  
C09J163/00

(21)Application number : 01-024662

(71)Applicant : KANEGAFUCHI CHEM IND CO LTD

(22)Date of filing : 01.02.1989

(72)Inventor : HONMA MICHIIHIDE  
YOSHIHARA ATSUKO  
WAKABAYASHI HIROSHI  
ISAYAMA KATSUHIKO

(54) METHOD OF ADHESION

(57)Abstract:

PURPOSE: To improve the adhesive properties by applying a specific vinyl polymer as a primer.

CONSTITUTION: 10-95wt.% rubberlike org. polymer contg. a hydroxyl or hydrolyzable group attached to Si and at least one Si-contg. group capable of crosslinking by forming a siloxane linkage, 5-90wt.% epoxy resin, 0.1-300 pts.wt. (based on 100 pts.wt. said epoxy resin) epoxy resin hardener, and 0.1-15 pts.wt. (based on 100 pts.wt. said rubberlike org. polymer) hardening catalyst are compounded to give a hardenable compsn. Next, an adherend is coated with a vinyl polymer contg. a hydroxyl or hydrolyzable group attached to Si and at least one Si- contg. group capable of crosslinking by forming a siloxane linkage in an amt. of 20-40g/m<sup>2</sup>, heated at 50-120° C for 1-60min to form a primer layer and then coated with said hardenable compsn.

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-209272

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)8月20日

B 41 J 5/30  
G 06 F 3/12

Z 7810-2C  
B 8323-5B

審査請求 未請求 請求項の数 1 (全21頁)

⑮ 発明の名称 バッファ装置

⑯ 特 願 平1-31832

⑰ 出 願 平1(1989)2月10日

⑱ 発 明 者 池 ノ 上 義 和 大阪府大阪市東区安土町2丁目30番地 大阪国際ビル ミ  
ノルタカメラ株式会社内

⑲ 出 願 人 ミノルタカメラ株式会社 大阪府大阪市中央区安土町2丁目3番13号 大阪国際ビル  
社

⑳ 代 理 人 弁理士 青 山 葆 外1名

明 細 書

1. 発明の名称

バッファ装置

2. 特許請求の範囲

(1) データを入力するデータ入力手段と、  
データ入力手段からのデータを一時記憶する記憶手段と、

データ入力手段から記憶手段へのデータ記憶とは非同期に、記憶手段のデータを出力する出力手段と、

記憶手段の残存記憶容量を検知する記憶容量検知手段と、

記憶容量検知手段によって、残存記憶容量が所定の第1記憶容量以上である場合はデータ入力を許可し、残存記憶容量が第1記憶容量より少なく、所定の第2記憶容量以上である場合はデータ入力の許可と禁止との時間間隔を制御し、第2記憶容量より少ない場合はデータ入力を禁止するよう制御するデータ入力制御手段とを備えたことを特徴とするバッファ装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、データ処理装置(コンピュータ、ワードプロセッサ等)とプリンタ等の装置との間に介在してデータ送信・処理の効率を向上させるために用いられるバッファ装置に関する。

(従来技術)

通常、コンピュータ等のデータ処理装置は、データ送信速度が、このデータ処理装置に接続されているプリンタの印字処理速度と比べて非常に速い。そのため、データ処理装置とプリンタとを直接に接続しているシステムにおいては、データ送信はプリンタの処理と同期して行わなければならないが、プリンタ側の処理が終了するまでは、データ処理装置はその処理に占有されてしまい、次の処理に着手できない。

従来より、この問題を解決するために、データ処理装置とプリンタとの間にバッファ装置を介在させて、データ送信をプリンタの処理とは非同期に行えるようにしている。

## (発明が解決しようとする課題)

近年、一般のオフィス等において、コンピュータやプリンタをネットワークを用いて接続して使用する形態が増えている。このような場合、種々のトラブル検出機能を有している。例えば、コンピュータからプリンタにデータを送信するにもかかわらず、プリンタ側は一定時間データを受信しない場合に、コンピュータ側が自動的にエラーと判断するといったことがある。

上記のネットワークに、急速に普及している印字速度が高速なレーザープリンタ等の電子写真式プリンタを用いた場合であっても、マルチプリントや複雑なグラフィックの処理を行う場合に、その処理のため、何分間も受信を行わない。このときには、たとえデータ受信が行えなくとも、プリンタ側のエラーではないにもかかわらず、コンピュータ側はプリンタ側のエラーと誤判断してしまうために、コンピュータ側にトラブル検出機能を動作させていない場合が多い。

しかしながら、この場合に、プリンタ側にトラ

ブルが起こって停止状態となっているときにも、エラーの判断はなく、コンピュータはデータ送信状態のままになり、復帰のためには、コンピュータ側をリセットしなければならない、データを消失してしまう。

このデータ消失の欠点は、従来のバッファ装置を用いることで、ある程度は解決が図れるが、バッファ装置にも記憶容量には限りがあるため、プリンタ側にトラブルが起こり、バッファ装置の記憶容量が一杯になると、結局、コンピュータをリセットしなければならないといった問題は依然として残る。

そのため、本発明の目的は、上記の課題を解決するために、コンピュータ側に、プリンタ側におけるトラブル検出機能を復活させる一方、プリンタ側のデータ処理時間待ちを考慮して、本当にプリンタ側にエラーが発生している場合以外は、トラブル検出機能を動作させることのないバッファ装置を提供することである。

## (課題を解決するための手段)

## (実施例)

以下、添付の図面を参照して本発明の実施例を説明する。

## 1. プリンタ・ネットワーク・システム

第1図に本発明の実施例であるプリンタ・ネットワーク・システムの応用例を示す。

複数のデータ処理装置1A、1B、1Cからのデータは、通信ラインB1a、B1b、B1cにより、ファイル・マルチプレクス・バッファ2(以下、FMB2と呼ぶ)に集められた後、通信ラインB2によりプリンタ・システム10に出力される。また、プリンタ・システム10からのステータス等の情報はFMB2により必要なデータ処理装置に出力される。FMB2はまた、スループットを改善するためのバッファとしても機能する。

プリンタ・システム10は、本実施例では、ビットマップ方式のデータ処理装置3と、電子写真プロセスとレーザーを用いたプリントエンジン4と、外部給紙ユニット5やソータ6等の付属装置からなる。

上記の目的を達成するために、本発明に係るバッファ装置は、データを入力するデータ入力手段と、データ入力手段からのデータを一時記憶する記憶手段と、データ入力手段から記憶手段へのデータ記憶とは非同期に、記憶手段のデータを出力する出力手段と、記憶手段の残存記憶容量を検知する記憶容量検知手段と、記憶容量検知手段によって、残存記憶容量が所定の第1記憶容量以上である場合はデータ入力を許可し、残存記憶容量が第1記憶容量より少なく、所定の第2記憶容量以上である場合はデータ入力の許可と禁止との時間間隔を制御し、第2記憶容量より少ない場合はデータ入力を禁止するよう制御するデータ入力制御手段とを備えたことを特徴とする。

## (作用)

本発明に係るバッファ装置は、バッファ装置の記憶容量に十分余裕があるときは、データ受信を連続的に許可し、余裕が無くなってくると、データ受信を断続的ではあるが許可し、余裕が無くなると、データ受信を禁止する。

## II. プリンタ・システム

第2図に、プリンタ・システム10の外観を示す。プリントエンジン4は、上記ビットマップ方式データ処理装置3を内蔵しており、アクセサリとして外部給紙ユニット5と、ソータ6が接続可能である。また、プリントエンジン4の上部前面には、システムの状態を示す表示や簡単な操作を行うためのキーが並べられた操作パネル44が装着されている。

第3図は、操作パネル44の詳細を示すものである。ここに、901~903が入力キーで、910~918が表示素子である。キー901は、プリント動作を一時停止させるためのPAUSEキーである。キー903はシフトキーであり、キー902と同時に押すことにより、プリントを中断するCANCELキーとなる。キー902、903を同時に押して中断が機能するようにしたのは、不要な操作による中断を防止するためである。

第4図は、プリント・システムの通紙経路を示

す。フロントが記憶されたROM部分と、外部からダウンロードされたフロントも記憶可能なRAM部分とからなっている。プリントエンジン4との接続は、制御データ(枚数、アクセサリ制御など)用のバスB3とイメージデータ用のバスB4により行う。

プリントエンジン4は、3つの制御装置を中心に構成される。まず、インターフェース制御部(IFC)40はビットマップ制御部30からの制御データの処理、操作パネル制御、および内部バスB5を通じてプリント全体のタイミングの制御を行う。電子写真制御部41は、内部バスB5を通じてインターフェース制御部40から送られるデータに応じて、電子写真プロセス部45の制御を行う。

プリントヘッド制御部42は、内部バスB4を通じてビットマップ書込部31から送られてくるイメージデータを感光体1上に書き込むため、内部バスB5を通じてインターフェース制御部40から送られてくる情報に従ってプリントヘッド部

43の半導体レーザーの発光やポリゴン・モータ(図示せず)の回転を制御する。

また、外部給紙ユニット5やソータ6も、内部バスB5を通じて、インターフェース制御部40から制御される。

以上に説明したプリンタ・システム10は、本実施例では、ビットマップ方式のレーザープリンタである。データ処理装置1A、1B、1Cから送られてくる印字データ(ほとんどはコードで表わされる)は、ビットマップ方式処理装置3のBM-RAM32上に実際の印字イメージとして展開され、プリントエンジン4に出力される。プリントエンジン4では、ビットマップ方式データ処理装置3からのデータに応じてレーザー光を変調して感光体上に記録し、さらに記録紙に転写する。

第5図は、プリンタ・システム10の概略ブロック図である。

ビットマップ方式データ処理装置3は、ビットマップ制御部(BMC)30(第6図参照)、ビットマップ用のビットマップRAM(BM-RAM)32、このBM-RAM32に描画を行うビットマップ書込部(BMW)31およびフォント部33よりなる。このフォント部33は、予め所定の

43の半導体レーザーの発光やポリゴン・モータ(図示せず)の回転を制御する。

また、外部給紙ユニット5やソータ6も、内部バスB5を通じて、インターフェース制御部40から制御される。

以上に説明したプリンタ・システム10は、本実施例では、ビットマップ方式のレーザープリンタである。データ処理装置1A、1B、1Cから送られてくる印字データ(ほとんどはコードで表わされる)は、ビットマップ方式処理装置3のBM-RAM32上に実際の印字イメージとして展開され、プリントエンジン4に出力される。プリントエンジン4では、ビットマップ方式データ処理装置3からのデータに応じてレーザー光を変調して感光体上に記録し、さらに記録紙に転写する。

データ処理装置1A、1B、1Cから送られてくるデータには、印字データの他に、書式の制御やエンジンのモード設定を行うコードも含まれる。

ビットマップ方式データ処理装置3では、印字データの他にこれらのプロトコルの解析も行い、

書式の制御や必要に応じてプリントエンジン4への通紙やオプションのモード変更等の指示を出す。プリントエンジン4では、上記の記録制御の他に、それに伴う電子写真系の制御、記録紙のタイミング制御、さらに、他のオプションへの通紙に同期した処理を行う。プリントエンジン4の制御は、走査系を除いて、電子写真複写機と同様である。

第6図は、ビットマップ制御部30のブロック図である。ビットマップ制御部30は、内部バスB30で接続されたいくつかのブロックから構成される。BM-CPU301は、ビットマップ方式データ処理装置3の中心となる制御部であり、データ処理装置インターフェース308を通じてデータ処理装置1A、1B、1Cのうちのいずれかやファイル・マルチプレクス・バッファ2との通信を行ったり、プリントデータを交換し、ビットマップ書込部インターフェース306を通じてビットマップ書込部31を制御し、プリントエンジンインターフェース307を通じてプリントエンジン4を制御する。SYS-ROM302は、

かかる。そこで、BM-RAM32のデータをプリント中に、次のページのデータを前処理しておくことにより、処理の高速化を計るものである。そのため、P-バッファ305内のデータの動きは、FIFO（ファーストイン・ファーストアウト）となっている。

プリントエンジンインターフェース307は、プリントエンジン4とのインターフェースであり、プリントコマンドなどのJOB制御コマンドをプリントエンジン4のインターフェースとバスB3を通じてやりとりする。

四、ファイルマルチプレクスバッファ

第7図は、本発明に係るバッファ装置としての機能およびマルチプレクサとしての機能を有するFMB2の概略構成を示す図である。

FMB2は、2チャンネルの通信ライン（B25、B26）の処理が可能なマイクロ・プロセッシング・ユニット（以下、MPUと呼ぶ）211をメインコントローラとして構成されている。

複数のデータ処理装置1A、1B、1Cからの

BM-CPU301のプログラムを記憶する。SYS-RAM303は、BM-CPU301の作業用記憶エリアであり、スタックや基本フラグの記憶に用いられる。

R-バッファ304は、外部（データ処理装置1A、1B、1Cやファイル・マルチプレクス・バッファ2）との通信用バッファであり、BM-CPU301の処理プログラムとデータ処理装置1との通信を非同期でも処理化可能にすることを目的とする。

バケットバッファ（以下P-バッファと略する）305は、データ処理装置1A、1B、1Cからのデータを、フォントの属性から変換したBM-RAM32への描画が容易な中間コード（以下バケットと記す）として記憶する。

フォントの実際の描画はビットマップ書込部31で行われるが、ビットマップ書込部31への情報としては、フォントのパターン内蔵アドレスや、BM-RAM32への描画アドレス等のパラメータを計算する必要がある。これには所定の時間が

通信ラインB1a、B1b、B1cは、それぞれ対応するレベル変換回路215、216、217により、内部ロジック・レベルに変換された後、セレクト回路214により特定のデータ処理装置が内部ラインB25を介してMPU211に接続される。セレクト214はMPU211により内部バスB21を通じて切り換えられる。一方、MPU211とプリンタシステム10との通信は、一本のライン（B26→レベル変換回路218→B2）を介して行われる。

ROM213は、MPU211の制御プログラムが記録されており、RAM212は、制御プログラムの作業領域および本発明に係る通信ラインのデータバッファとして使用される。

また、設定スイッチ219はFMB2の動作条件を設定するスイッチである。

五、MPU

第8図は、MPU211の概略構成を示したものである。

MPU211は中央制御ユニット（以下CPU

と呼ぶ) 2111で制御される複数の回路からなる。

タイマ2112はMPU211で実行するプログラムにおいてタイミング制御を行うもので、内部バスB211を通じて割込みをCPU2111にかける。

2つの通信制御ユニット(以下、CCU<sub>1</sub>、CCU<sub>2</sub>と呼ぶ) 2113、2114はそれぞれ、データ処理装置およびプリンタシステム10と通信を行うための回路である。

外部バスインターフェース2115は、CPU2111がROM213の外部の制御プログラムを実行したり、RAM212をアクセスしたりするために設けられる。

#### 図2. セレクタ

第9図は、セレクタ214の構成を示したものである。

レベル変換回路215、216、217それぞれを介するデータ処理装置1A、1B、1Cとの通信ラインB22、B23、B24はそれぞれ4

それぞれ入力され、MPU211からのセレクト信号TDSELにより、TD<sub>a</sub>、TD<sub>b</sub>、TD<sub>c</sub>のいずれかとして特定のデータ処理装置にデータを送出することができる。

TEに関してRDと同様であり、データ処理装置1A、1B、1Cからの各状態信号TE<sub>a</sub>、TE<sub>b</sub>、TE<sub>c</sub>はANDゲートG8、G9、G10にそれぞれ入力され、バスインターフェース2141を介してのMPU211からの切換信号RDSELにより、特定のデータ処理装置からの状態信号だけがORゲートG11を介してTE<sub>m</sub>としてB25のMPU211の通信入力端子に接続される。

REについては、FMB2内のバッファの状態に応じて切り換わるRE<sub>m</sub>がそれぞれANDゲートG12、G13、G14に入力され、RDSELおよび切換時に使用するMREにより、RE<sub>m</sub>がRE<sub>a</sub>、RE<sub>b</sub>、RE<sub>c</sub>のいずれかとして、特定のデータ処理装置に出力される。

このセレクタ214の動作の一例は、第12図

本の信号ラインRD、RE、TD、TEより構成されている。RD<sub>a</sub>、RD<sub>b</sub>、RD<sub>c</sub>はデータ処理装置1A、1B、1Cからの受信データを、TD<sub>a</sub>、TD<sub>b</sub>、TD<sub>c</sub>はデータ処理装置1A、1B、1Cへの送信データを、RE<sub>a</sub>、RE<sub>b</sub>、RE<sub>c</sub>はFMB2での受信が可能であることを示すデータ処理装置1A、1B、1Cへの状態信号を、TE<sub>a</sub>、TE<sub>b</sub>、TE<sub>c</sub>は受信が可能であることを示すデータ処理装置1A、1B、1CからFMB2への状態信号をそれぞれ示す。

データ処理装置1A、1B、1Cからの各受信データRD<sub>a</sub>、RD<sub>b</sub>、RD<sub>c</sub>はANDゲートG4、G5、G8にそれぞれ入力され、バスインターフェース2141を介してのMPU211からの切換信号RDSELにより、特定のデータ処理装置からの受信データだけがORゲートG7を介してRD<sub>m</sub>としてB25のMPU211の通信入力端子に接続される。

MPU211のB25の通信出力端子から出力されるTD<sub>m</sub>はANDゲートG1、G2、G3に

および第14図それぞれのデータ処理装置1A、1B、1Cからのデータ受信およびプリンタシステム10へのデータ送信のタイミングチャートに従って示される。

このセレクタの動作を簡単に説明する。ここでは主に、データ処理装置からFMB側のデータ受信、および、FMBからデータ処理装置に対するデータの送信に分けて説明する。

#### ①データ処理装置→FMB

まず、データ処理装置からFMB側のデータ受信においては、複数のデータ処理装置の中から一つのデータ処理装置だけを選択して、そこからのデータを受信しなくてはならない。そのため、MPU211中のCPU2111は、バスB21を介して、一つのデータ処理装置を選択する信号RDSEL<sub>a</sub>、RDSEL<sub>b</sub>、RDSEL<sub>c</sub>のうち一つだけをオンする。例として、データ処理装置1Aが選択される場合を考えると、RDSEL<sub>a</sub>がオンされる。また、受信データ用のRDバッファが受信可能な(例えば、空きエリアがある)状態

であれば、その状態をCPU2111が判断して、REmをオンする。さらに、RDバッファが受信可能であっても、ソフト的に受信の許可・禁止が可能のように設けられる信号MREもオンする。これらの信号が3つともオンして初めて、ゲートG12がオープンして、データ受信可能信号REaが、対象となるデータ処理装置1Aに出力される。この出力を受けると、データ処理装置1Aは、FMB2に対してデータRDaを送信する。セレクト214では、既にRDSELaがオンされており、従って、ANDゲートG4からはそのままRDaが出力され、ORゲートG7を介してRDmとしてバスB25を通過してCCU,2113によって受信され、さらに外部バスインターフェース2115、バスB21を介してRAM212内のRDバッファに蓄えられて、データ受信が完了する。

#### ②FMB→データ処理装置

次に、FMBからデータ処理装置に対するデータ送信においては、RDバッファ内のデータを、

La, RDSELb, RDSELcとともに、ANDゲートG8, G9, G10に入力され、ORゲートG11、バスB25を介して、TEmとしてMPU211のCCU,2113に出力される。従って、通常、TEm信号がオンであれば、RDSELによって選択されているデータ処理装置はデータ受信可能であるので、FMB2からデータ送信を行うように、CCU,2113は制御する。また、複数のデータ処理装置に送信を行う場合は、TEmのオン・オフに拘わらず、これを無視して、対象となる全てのTDSELをオンして、CCU,2113がTDmをセレクト214に送信すれば、対象となる全てのデータ処理装置に送信されることとなる。

第8図において、通信制御ユニットCCU,2114はレベル変換回路P218を介してプリンタシステム10と通信を行うためのものであり、通信ラインB26は、B25と同様に、RD, RE, TD, TEより構成されている。RDpはプリンタシステムからの受信データを、REpはプ

複数あるデータ処理装置のいずれに送信するかを選択する必要がある。そのため、MPU211中のCPU2111は、バスB21を介して、どのデータ処理装置に送信すべきかを選択するための信号TDSELa, TDSELb, TDSELcの一つあるいは全部をオンする。例として、データ処理装置1A, 1B, 1Cの全てに対して送信を行うとすると、TDSELa, TDSELb, TDSELcがオンされ、送信データがRAM212中のTDバッファからバスB21、外部バスインターフェース2115、CCU,2113を介して、TDmとしてセレクト214に入力される。セレクト214では、既にTDSELa, TDSELb, TDSELcがオンされており、TDmはそのまま、ゲートG1, G2, G3から、TDa, TDb, TDcとしてデータ処理装置1A, 1B, 1Cに出力され、データ送信が完了する。

なお、データ処理装置側のデータ受信許可信号TEa, TEb, TEcは、それぞれ、RDSE

リングシステムからの受信許可信号を、TDpはデータ処理装置からの送信データを、TEpはデータ処理装置からの送信許可信号をそれぞれ示す。

#### 図-3. FMB内バッファ

第10図は、本発明に係るバッファ装置としてのFMB2内のRAM212の構成を示すものである。

RAM212は、パラメータ・エリア、RDバッファ、TDバッファおよびRPバッファの4つの部分からなる。

パラメータ・エリアは、MPU211で実行されるROM213に記憶された制御プログラムで使用されるフラグ等の変数を記憶するエリアであり、RDバッファはデータ処理装置から受信され、プリンタに出力すべきデータを記憶するためのバッファであり、TDバッファはデータ処理装置へ出力すべきデータを記憶するバッファであり、RPバッファは、プリンタから受信したデータを記憶するバッファである。

後述するが、本発明に係るバッファ装置は、バッ

ファの残りの記憶容量によって、データ入力を制限している。

#### iv. データ処理装置からの受信データのタイミンググラフ

第12図は、複数のデータ処理装置からの受信データをセレクトする場合の通信ライン上のタイミングの一例を示したものであり、以下に説明を行う。

セレクトの方法としては、まず、MRE信号をオンすることによって受信を許可するデータ処理装置1Aへの受信可能信号REaをオンし、RDSEL aにより対応するゲートG4をオンすることで行う(第12図①)。

その後、一定時間T<sub>scan</sub>、データ処理装置1Aからデータが送られてこない場合には、MRE信号をオフすることによりREaをオフ(第12図②)する。

さらに、所定時間T<sub>idle</sub>中に、データ受信がなければ、RDSEL aをオフすると同時に、RDSEL bをオンにし、MRE信号をオンすること

る。T<sub>idle</sub>の経過後MRE信号をオフことでREa信号をオフするが、T<sub>idle</sub>の間にデータを受信した場合は(第12図③)、RDSEL aをオンのまま継続し、MRE信号をオンすることでREa信号を再びオンにして(第12図④)、受信を継続するようにする。この場合は、さらにT<sub>scan</sub>中にデータが受信されなければ、MRE信号をオフすることでREa信号をオフする(第12図⑤)。

そして、T<sub>idle</sub>経過しても受信データがなければ、RDSEL aをオフするとともに、次のデータ処理装置1Bに対するREb、RDSEL bをオンする(第12図⑥)。

受信データは、一旦FMB2内のRAM212内のバッファに記憶された後、プリンタ10に出力されるが、データ処理装置が切り換わったとき、データの切れ目を示すため、新しいデータ処理装置に対応するコード(DPUコード)もバッファに記憶しておく。

以上は、FMB2内のバッファに余裕があり、常に受信可能な場合であるが、FMB2内のバッ

により次のデータ処理装置1Bに対して信号REbをオンにする(第12図⑥)。

そして、T<sub>scan</sub>経過前にデータ処理装置1Bからデータが送られて来る場合は(第12図⑦)、RE信号のオンを継続する。

データ処理装置1Bからのデータの受信が中断して(第12図⑧)、所定時間T<sub>scan</sub>経過後(第12図⑨)、MRE信号をオフし、さらにT<sub>idle</sub>経過後(第12図⑩)、RDSEL bをオフするとともにRDSEL cをオンし、次のデータ処理装置1Cに対してREc信号をオンする(第12図⑪)。ここでも、データ処理装置1Cからのデータ受信がT<sub>scan</sub>およびT<sub>idle</sub>の間(第12図⑫~⑬~⑭)になれば、RDSEL cをオフするとともに、次の(本実施例では最初の)データ処理装置1Aに対してMRE信号をオンし、RDSEL aをオンし、処理装置からREaをオンする。

ところで、T<sub>idle</sub>は1文字分のデータを伝送する時間より十分に長い時間に設定しており、T<sub>sc</sub>

ファ(RAM212内)に余裕がなく、受信できなかった場合は、受信可能信号REのみをオフし(第17図#60参照)、T<sub>scan</sub>に関係なく、受信ラインを同一とし、バッファに空きができた時点から計時を再開する。また、プリンタからのステータス情報やデータ処理装置からのデータが未処理でFMB2内に残っている場合も、該当データ処理装置に関連する処理が継続中として、RE信号はオンのままとする。

#### v. バッファ空きエリアとデータ受信

第13図は、本発明のバッファ装置の動作に係り、データ処理装置からのデータを受信するFMB2内のバッファの空きエリアのサイズと、受信可能信号REの関係を示したものである。

空きエリアが所定の値LEVEL1以上の場合は、データ処理装置からのデータを連続して受信する(第13図①~②)。このLEVEL1は空きエリアとして十分に余裕がある値に設定されている。

空きエリアがLEVEL1以下になると、RE



をオフし、データ処理装置に対して送信を禁止する(第13図②)。ただし、空きエリアがLEVEL1以下でもLEVEL1より小さな値LEVEL2以上であれば、所定時間 $T_{stop}$ 経過後、REを1度オンし(第13図③、⑤)、最小限(1文字分)のデータを取り込んだ後、再び禁止する(第13図④、⑥)。このLEVEL2は空きエリアとしては、余裕が少ない値に設定される。

これは、データ受信を完全に禁止するのではなく、受信速度を遅くしながらも、データ受信を続けるために行われる。

しかし、さらに空きエリアがLEVEL2より少なくなれば、受信は全く行わない。

これによれば、例えば、データ処理装置からの連続受信時のデータ間隔が $120\mu s$ 、LEVEL1が512ビット、LEVEL2が128ビット、 $T_{stop}$ を5秒とすると、空きエリアがLEVEL1からLEVEL2になるまで連続的に受信すると、38.4msで受信が全く行われなくなるが、 $T_{stop}$ 毎、即ち5秒毎に受信を行うと、最高32分間にわた

通常、データ処理装置1A、1B、1Cからの各受信可能信号TEa、TEb、TEcは、各データ処理装置の電源投入と、その後の初期化が終了するとオンになる(第14図①、②、③)。このとき、FMB2に送信すべきデータがあると、対応するデータ処理装置に対するTDSELaをオンすることで、ゲートG1をオープンして、MPU211からデータTDMをTDaとして出力する(第14図④)。

FMB2からのデータ伝送途中、データ処理装置1A側で一時的にデータを受信できなくなると、TEaがオフするが、このときは、FMB2側もTEmがオフとなり(第14図⑤)、MPU211のCCU、2113からの送信が停止する。これはTEaがオンすると(第14図⑥)、送信が再開される(第14図⑦)。

他のデータ処理装置1Bへの送信はTDSELbのオンにより行われる(第14図⑧)。

同時に、複数のデータ処理装置1A、1Cにデータを出力する場合は、対応する全てのデータ処

理装置の5秒間隔で受信を行う。

そのために、データ処理装置側におけるトラブル検出機能について、データ送信が5秒より大きい時間なされなければ、プリンタ側のエラーであるように設定しておけば、プリンタ側が実際にトラブルを起こしたりしない限りは、エラーとは判断されないようになり、エラーの誤判断が少なくなる。

当然ながら、空きエリアがLEVEL1になるまでは、 $100\mu s$ 毎にデータを受信する。

また、プリンタで実際にトラブルが発生した場合は、この処理は行われず、受信は停止する。

#### vi. データ伝送タイミング

第14図は、FMB2から各データ処理装置1A、1B、1Cへのデータ伝送タイミングを示したものである。FMB2から送信が可能になるのは、データ処理装置側でデータの受信が可能になったことを示す信号TEa、TEb、TEcがそれぞれオンになったときである。ただし、FMB2に送信すべきデータがない場合は、送信されない。

装置のTDSELa、TDSELcをオン(第14図⑨、⑩)にした後、データTDMを出力する。

プリンタからデータ処理装置へ送られるデータは、第11図のフォーマット1のように、データ処理装置指定のためのIDコード、送るべき情報、そして、終了コードよりなる。複数のデータ処理装置にデータを送った後の復帰は、この終了コードの送出後に行われる(第14図⑪、⑫)。データ処理装置とプリンタ間で同期を取る場合、第11図のフォーマット2のようにIDコードがつかない場合もある。

本実施例では、各データ処理装置に送信されるデータは、次のように決定される。

プリンタからデータ処理装置に送られるデータは、データ処理装置からプリンタに出力されたコマンドに対するレスポンス等が主である。そのため、通常は送信データへの切り換え信号TDSELは受信データの切り換え信号RDSELと一致する。

ただし、プリンタからのデータに特定のデータ処理装置を指定するコードが付加されている場合には、該当するデータ処理装置にデータを送るため、一時的にそのTDSELに切り換える。このとき、特定のコードが全データ処理装置を示す場合は、全TDSELをオンにする。通常の送信の場合は、データ処理装置の受信可能信号TEがオフの場合、送信を待ち状態にするが、全データ処理装置にデータを送る場合は最後に指定したデータ処理装置以外でTEがオフの場合は、そのデータ処理装置自身が使用されていない場合があるので、これを無視して(第14図⑩)、送信が行われる。

#### vii. MPUの制御フロー

第15図～第22図はMPU211で実行されるROM213に記憶された制御プログラムのフローチャートである。

第15図は、メインルーチンの処理フローを示したものである。

メインルーチンは、初期化部(＃1～＃10)

- 少なくとも1つのデータを  
受信したことを示すフラグ
- DRDPU : データ処理装置からデータを受信する毎にセットされるフラグ
- DRTMR : データ処理装置からの受信制御のためのタイマ
- DTTMR : データ処理装置への送信制御のためのタイマ
- RITMR : データ処理装置からのデータ受信間隔を制御するタイマ
- CCUTB1 : CCU<sub>1</sub>からデータ処理装置へデータ送信中を示すフラグ
- CCUTB2 : CCU<sub>2</sub>からプリンタへデータ送信中を示すフラグ
- ENBID : プリンタに対してデータ処理装置毎のID指定を行うことを示すフラグ

とループ部(＃11、＃12)に分けられる。

電源がオンされると(＃1)、まずMPU211の初期化を行い(＃2)、TDSEL、RDSSELはリセットされ(＃3)、各種パラメータをクリアする(＃4)。以下に、制御プログラムで用いるパラメータの機能を示しておく。

- CRDPU : 現在受信ラインが接続されているデータ処理装置を示すコード
- CTDPU : 現在送信ラインが接続されているデータ処理装置を示すコード
- SCSTAT : データ処理装置からの受信制御の状態を示すコードであり、

0 : 無制御

1 : スキャン中の先頭データ待ち

2 : データ処理装置の切り換えを示す

◦LKDPU : 現在のデータ処理装置から

◦TMPREG : 一時記憶レジスタ

◦ERROR : プリンタでエラーが発生したことを示すフラグ

再び、メインルーチンの説明に戻る。

パラメータ・クリア(＃4)の後、スキャンするデータ処理装置の先頭コードnの設定を行い(＃5)、設定スイッチ218から動作モードを読み込み(＃6)、送信されたデータ処理装置のコードをプリンタに送るか否かを指定するENBIDの設定を行い(＃7)、タイマ割り込みルーチン(第22図参照)を所定の周期で起動するためのタイマの設定をした後(＃8)、割り込みを許可して(＃9)、プリンタからのデータ受信が可能であることを示す信号REPをオンする(＃10)。

次に、ループ部に移る。ループ部は、データ処理装置(以下、DPUと呼ぶ)をデータ受信状態に応じてスキャン処理を行うDPUスキャン制御(＃11、第16図参照)と、プリンタからのデータに応じてDPUの選択を行うプリンタ・ステータス処理(＃12、第20図(a)、(b)参照)

よりなる。

実際のデータの入出力制御は、データの入出力に伴ってCCU<sub>1</sub>、CCU<sub>2</sub>で発生する割り込み信号で起動される割り込みルーチン(第17図、第19図、第21図、第22図参照)により行われる。

以下に、第16図～第22図について、上述のタイミングチャートを示す第12図、第13図および第14図を参照しながら説明する。

第16図は、第10図に示したDPUをスキャンする制御処理のフローである。以下に、これにつき説明する。

まず、最初はデータ無制御状態であるので(#21でYES)、タイマDRMTMRにT<sub>SCAN</sub>をセットし(#22)、LKDPUおよびDRDPUをリセットし(#23)、CRDPUに対応するRDSELおよびMREをオンした後(#24、第12図①、⑦参照)、データ待ち状態となる。このとき、送信すべきDPUが特に指定されていない場合は(#25でNO)、同一DPUを指定す

(#30でNO)、全バッファが空でない(#31でNO)場合は、そのままリターンする(#28)。

DPUの切り換え準備中において、データ受信が未だ行われていない、即ち、DRDPUが0であり(#35でYES)、タイマDRMTMRが終了していなければ(#38でNO)、そのままリターンする(#28)。また、タイマDRMTMRが終了していれば(#36でYES、第12図③参照)、DPUの切り換えを行うために、CRDPUを更新すると共に、現在のRDSELをオフして(#37、第12図④参照)、データ無制御状態に戻す(#38)。

しかし、DPUの切り換え準備中であっても、データ受信が行われた場合は(#35でNO、第12図⑤、⑥、⑧参照)、DPUへの切り換え準備をやめるべく、SCSTATを1にして(#39)、REを再度オンにするためにMRE信号をオンにする(#40)、その後リターンして(#28)、さらに、#29以降の処理がなされる。

ため、DPUに対応するTDSELのみをオンしておく(#26)。その後、SCSTATを1にセットしてスキャン中のデータ待ち状態にして(#27)、リターンする(#28)。

データ受信は、後述の割り込み処理(第17図)で行われるが、T<sub>SCAN</sub>の間にデータを受信しない、即ち、受信割り込みされないと、タイマDRMTMRは終了する。また、RDバッファに余裕が十分にある場合には、受信割り込みが起こる度に、タイマDRMTMRはT<sub>REP</sub>に再設定される。

スキャンが開始され、先頭データ待ち状態であれば(#29でYES)、タイマDRMTMRが終了しており(#30でYES)、全バッファが空であれば(#31でYES)、MREおよびDPUのREをオフして(#32、第12図②、⑧参照)、新たにタイマDRMTMRにT<sub>OLE</sub>をセットし(#33)、次のDPUへの切り換え準備のために、DRDPUをリセットし、SCSTATを2にセットして(#34)、リターンする(#28)。タイマDRMTMRが終了していなかったり

第17図は、DPUからCCU<sub>1</sub>がデータを受信したときに起動される割り込み処理のフローである。

データが受信されると、プリンタに対して、どのDPUからのデータを受信するかID指定を行うENBIDが1であって(#51でYES)、現在のDPUから全くデータが受信されていない場合(#52でYES)、RDバッファへ現在受信ラインが接続されているDPUを示すCRDPUをIDコードとして出力しておく(#53)。ENBIDが0であったり(#51でNO)、ENBIDが1でも、すでに受信があった場合には(#52でNO)、RDバッファには記憶されない。

次に、データが受信されたことを示すため、DRDPU、LKDPUを共に1にする(#54)。

CCU<sub>1</sub>に入力された(#55)データは、RDバッファに蓄えられ(#56)、RDバッファの空きが所定値LEVEL1以上である限りは(#57でYES、第13図参照)、その都度、タイ

マDRTMRはT<sub>xxx</sub>に更新され(#58、第12図⑥、⑧参照)、さらに、受信間隔制御の必要はないため、タイマRITMRはクリアされて(#59)、リターンする(#63)。

ところが、受信データをRDバッファに書き込んだ(#56)後、RDバッファの空き領域がLEVEL1以下になれば(#57でNO、第13図参照)、DPUからの受信を禁止するため、REmをオフし(#60)、さらに、DRTMRもクリアし(#61)、タイマRITMRはT<sub>xxx</sub>にセットされ(#62)、データ受信間隔が設定される。

第18図は、CCU<sub>1</sub>からプリンタに対してデータの送信完了時に起動する割り込み処理(第19図)によって呼び出されるCCU<sub>1</sub>送信処理のフローである。

RDバッファにデータがなければ(#81でNO)、送信されない。データがあれば(#81でYES)、プリンタ側がデータ受信が可能であることを示すTEpがオンかオフかをチェックし(#8

102)、リターンする(#103)。

第20(a)、(b)図は、RPバッファに蓄えられたプリンタからのプリンタ・ステータスの処理を行うフロー(第15図#12)である。

TMREGは、プリンタ・ステータス情報を一時記憶しておくレジスタであり、ここにデータが無ければ(#121でYES)、RPバッファのデータの有無をチェックして(#124)、なければ(NO)、リターンし(#137)、あれば(YES)、RPバッファからデータを取り出し(#125)、そのため、RPバッファは空きができるので、もし、CCU<sub>1</sub>のREpがオフであれば(#126でYES)、オンにする(#127)。

#125で取り出したデータが、DPUを指定するIDコードであって(#128でYES)、特定DPUを指定している場合は(#129でYES)、CTDPUを更新し(#130)、該当するTDSELのみをオンする(#131)。DPUを特定しないときは(#129でNO)、全

2)、オンならば(YES)、RDバッファからデータを取り出し(#83)、CCU<sub>1</sub>に出力する(#84)。そして、CCU<sub>1</sub>がデータ送信中であることをDPUに知らせるためのCCUTB2を1にセットする(#85)。RDバッファからデータをプリンタへ送信している、RDバッファの空き領域がLEVEL1以上になれば(#87でYES、第13図参照)、DPUからのデータ受信が可能となるので、CCU<sub>1</sub>のREmをオンして(#88)、タイマDRTMRにT<sub>xxx</sub>を設定して(#89)、リターンする(#90)。ただし、DPUスキャン処理が切り換え中(SCSTAT=2)のときはREmは操作しない(#86でNO)。RDバッファの空き領域がLEVEL1以下であれば(#87でNO)、REmを変化させずに、リターンする(#90)。

第19図は、CCU<sub>1</sub>の送信割り込みのフローである。

まず、CCUTB<sub>1</sub>をリセットした(#101)後、第18図のCCU<sub>1</sub>送信処理を呼び出して(#

102)TDSELをオンする(#132)。

#125で取り出したデータが終了コードであれば(#133でYES)、CTDPUが設定済みか否かをチェックして(#134)、設定済みであれば(YES)、CTDPUのTDSELのみをオンし(#135)、設定されていなければ(NO)、CRDPUのTDSELのみをオンする(#136)。これは、特にDPUが設定されていないときは、現在データ送信を行っているDPUに対するレスポンスであることが多いためである。

さらに、#125で取り出したデータがプリンタ・ステータスであるものは、そのデータをTMREGに記憶し(#138)、また、既にTMREGにプリンタ・ステータスが記憶されている場合は(#121でNO)、CTDPUが設定済みか否かをチェックして(#139)、設定済みであって(YES)、CTDPUのTEがオンにされていたり(#140でYES)、また、CTDPUの設定が行われてなく(#139でNO)、

CRDPUのTEがオンである(#142でYES)のような場合は、TMREGの内容をCCU<sub>1</sub>に出力し(#141)、TMPREGをクリアしておく(#143)。また、#140、#142とともにNOであれば、そのまま、リターンする(#137)。

CCU<sub>1</sub>に出力されたTMREGの内容がトラブル発生コードであれば(#144でYES)、プリンタのエラーの発生を示すERRORを1にし(#145)、TMREGの内容がトラブル解除コードであれば(#146でYES)、ERRORを0にして(#147)、リターンする(#137)。これらのいずれのコードでもなければ、そのまま、リターンする(#137)。

第21図は、CCU<sub>1</sub>の受信割り込みのフローを示す。

プリンタからCCU<sub>1</sub>に輸入された(#151)データは、RPバッファに書き込まれる(#152)が、RPバッファに空きが無くなれば(#153でYES)、CCU<sub>1</sub>の受信を停止するため

TMRが動作しておれば(#178でYES)、RITMRを更新し(#179)、また、RITMRが終了し(#180)、RDバッファの空きがLEVEL2以上あれば(#181でYES)、初めて、CCU<sub>1</sub>のREmをオンして受信を許可し(#182)、タイマDRTMRをT<sub>step</sub>にセットして(#183)、リターンする(#184)。

#182の後、データを受信すると(CCUC、受信割込み処理、第17図)、空きエリアがLEVEL2以上であって、LEVEL1より小さいため(#157でNO、第17図)、再び受信を停止するため、REmをオフする(#160)。

こうして、RDバッファの空きがLEVEL1より小さく、LEVEL2以上の場合は、連続ではないにしろ、データ受信が行える。

また、プリンタがエラー状態であったり(#177でNO)、RITMRが非動作であったり(#178でNO)、RDバッファの空きがLEVEL2より小さければ(#181でNO)、データ受信は行われない。

に、REPをオフする(#154)。RPバッファに空きがある限りは(#153でNO)、REPのオフは行わない。

第22図は、CPU2111にタイマ2112が定期的にかける割り込みのフローを示す。

このフローは、タイマDRTMR、DTTMRのカウント(#171~#174)、RDバッファからプリンタへのデータのCCU<sub>1</sub>による送信処理(#175、#178)およびRDバッファの空きが少なくなったときのデータ受信間隔の制御(#177~#183)からなっている。

まず、タイマ割り込みがかかると、タイマDRTMR、DTTMRが動作中であると(#171、#173でYES)、それぞれを更新し(#172、#174)、動作中でなければ(NO)、何もしない。そして、CCUTB2が0であれば(#175でYES)、第18図で示したCCU<sub>1</sub>送信処理を行う(#176)。さらに、プリンタ側にエラーが発生しておらず、正常であり(#177でYES)、データ受信間隔制御用タイマR1

上記の実施例において、複数のデータ処理装置は、応答可能な電子写真式のプリンタを共用しているものについて説明したが、本発明はこれに限定されるものではなく、例えば、プロッタ、デジタイザその他の装置についても、適用が可能である。

また、応答機能を有していない装置についても適用できることは、いうまでもない。

#### (発明の効果)

本発明のバッファ装置によれば、特にネットワークシステムにおいて、コンピュータ側は、プリンタ側におけるトラブル検出機能を復活させることができる一方、プリンタ側のデータ処理時間待ちを考慮して、本当にプリンタ側にエラーが発生している場合以外は、トラブル検出機能を動作させることがないため、エラーについての誤判断が起こらず、コンピュータやプリンタに関して無駄な処置を行うことがなくなる。

#### 4. 図面の簡単な説明

第1図は、本発明の実施例に係るプリンタ・ネッ

トワーク・システムの構成図である。

第2図は、プリンタ・システムの斜視図である。

第3図は、プリンタの操作パネルの平面図である。

第4図は、プリンタ・システムの中央断面図である。

第5図は、プリンタ・システムのビットマップ方式データ処理装置とプリント・システムのブロック図である。

第6図は、プリンタのビットマップ制御部である。

第7図は、本発明に係るファイル・マルチプレクス・バッファの概略構成図である。

第8図は、本発明に係るファイル・マルチプレクス・バッファのMPUの概略構成図である。

第9図は、ファイル・マルチプレクス・バッファのセレクトの概略構成図である。

第10図は、本発明に係るファイル・マルチプレクス・バッファのRAMの領域構成図である。

第11図は、プリンタからデータ処理装置に送

信されるデータのフォーマットを示す図である。

第12図は、複数のデータ処理装置からの受信データを選択するセレクトのタイミングチャートである。

第13図は、ファイル・マルチプレクス・バッファのRAM内のバッファの空きエリアサイズによる受信可能信号REの変化を示す図である。

第14図は、本発明に係るファイル・マルチプレクス・バッファからデータ処理装置へのデータの伝送タイミングチャートである。

第15図は、MPUのメインフローチャートである。

第16図は、MPUによるデータ処理装置のスタンバイ制御のフローチャートである。

第17図は、MPUによるCCU、受信割り込みのフローチャートである。

第18図は、MPUによるCCU、送信のフローチャートである。

第19図は、MPUによるCCU、割り込みのフローチャートである。

第20図(a)、(b)は、MPUによるプリンタ・ステータス処理のフローチャートである。

第21図は、MPUによるCCU、受信割り込みのフローチャートである。

第22図は、MPUによるタイマ割り込みのフローチャートである。

2…ファイル・マルチプレクス・バッファ

211…MPU

212…RAM

213…ROM

214…セレクト

215-218…レベル変換回路

219…設定スイッチ

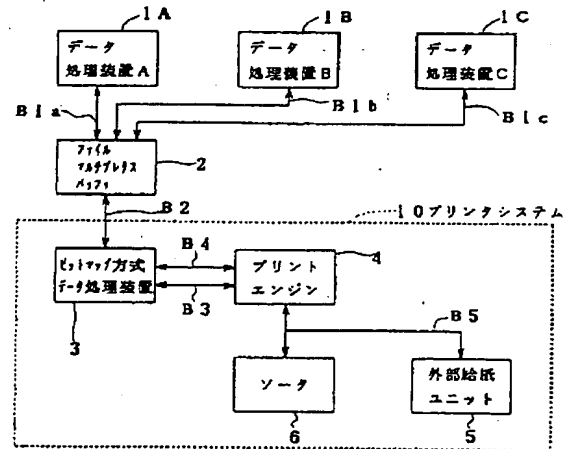
2111…CPU

2112…タイマ

2113…CCU<sub>1</sub>

2114…CCU<sub>2</sub>

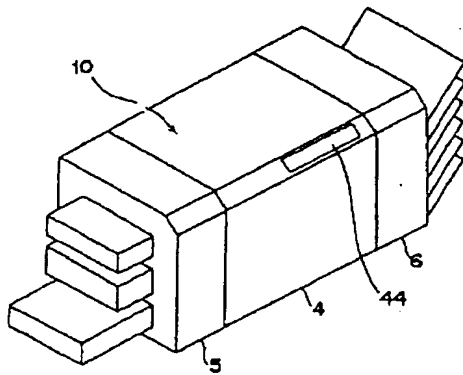
第1図



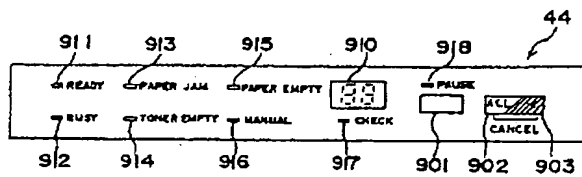
特許出願人 ミノルタカメラ株式会社

代理人 弁理士 青山 藤 ほか1名

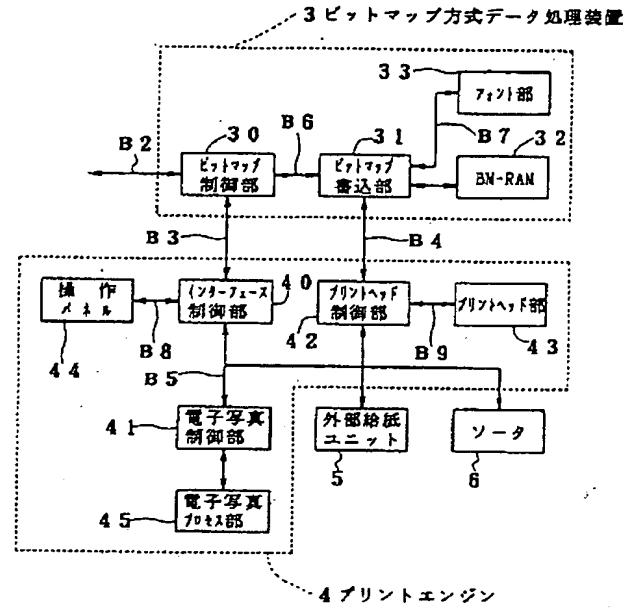
第 2 図



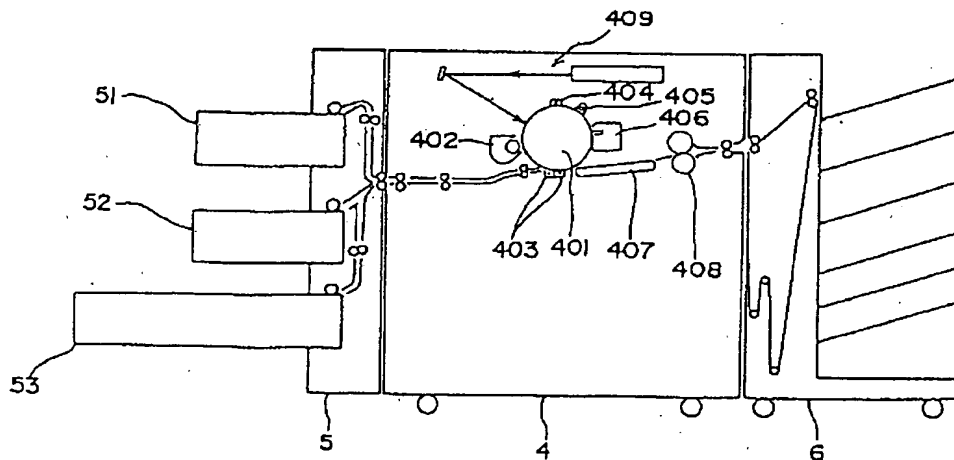
第 3 図



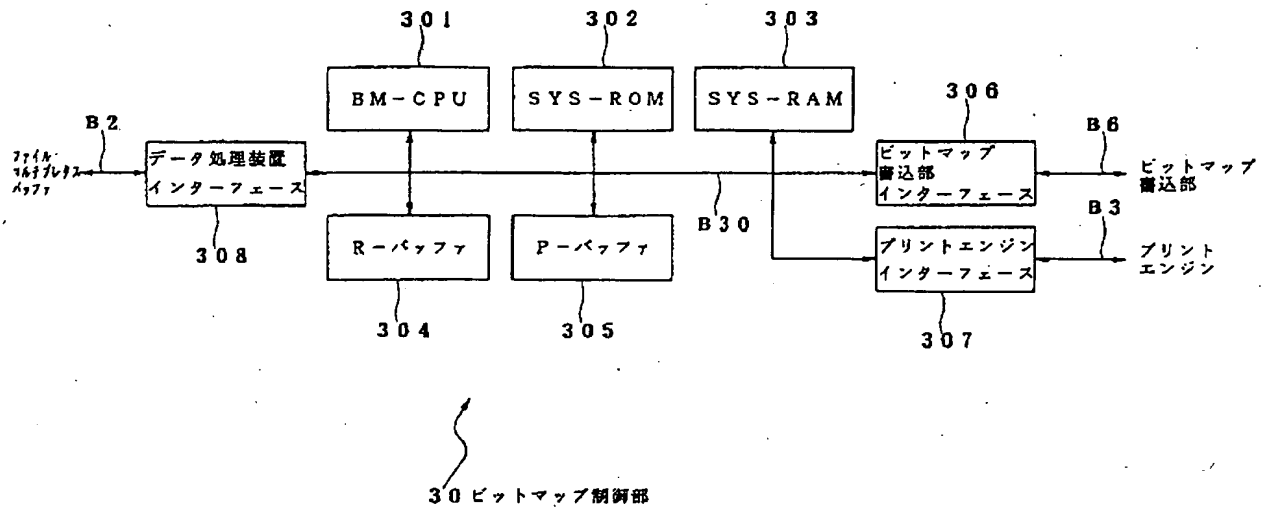
第 5 図



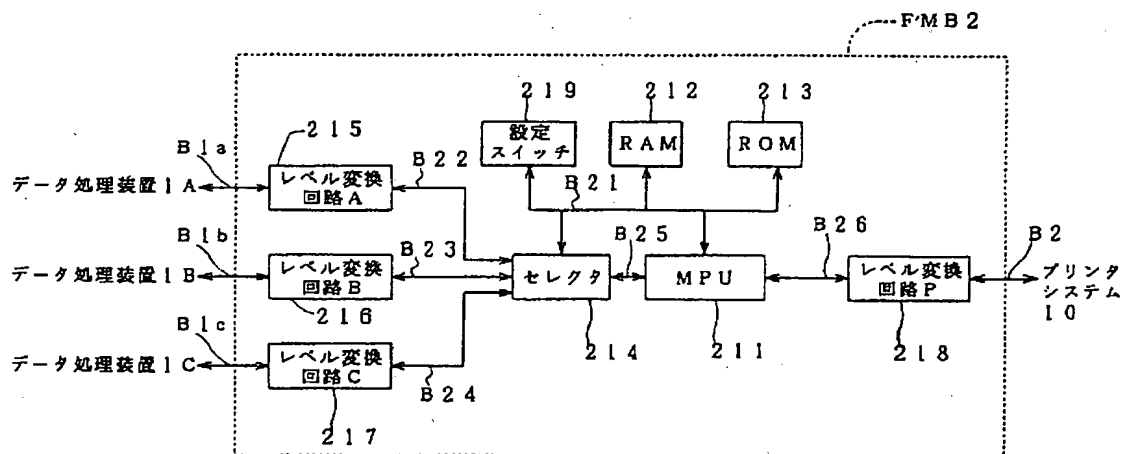
第 4 図



第 6 図

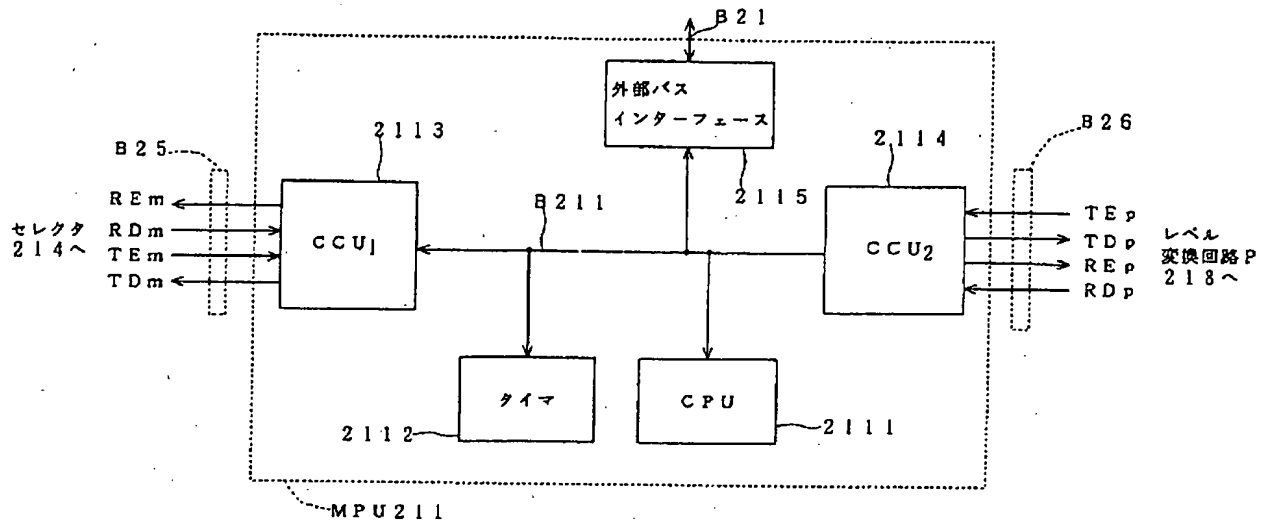


第 7 図

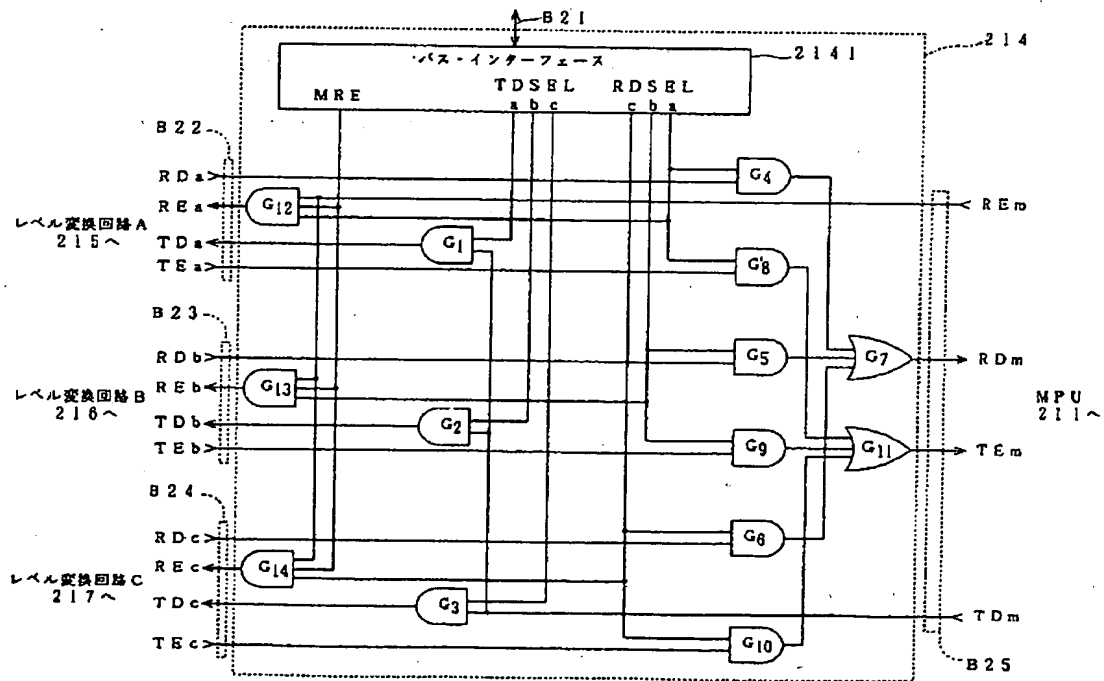




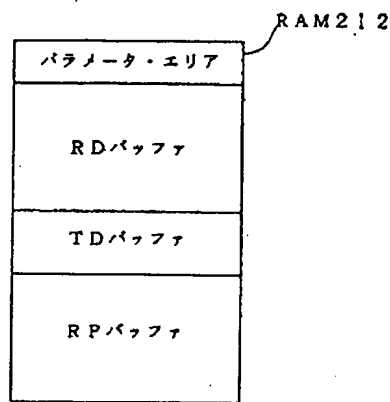
第 8 図



第 9 図

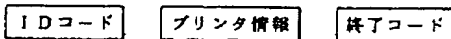


第 10 図



第 11 図

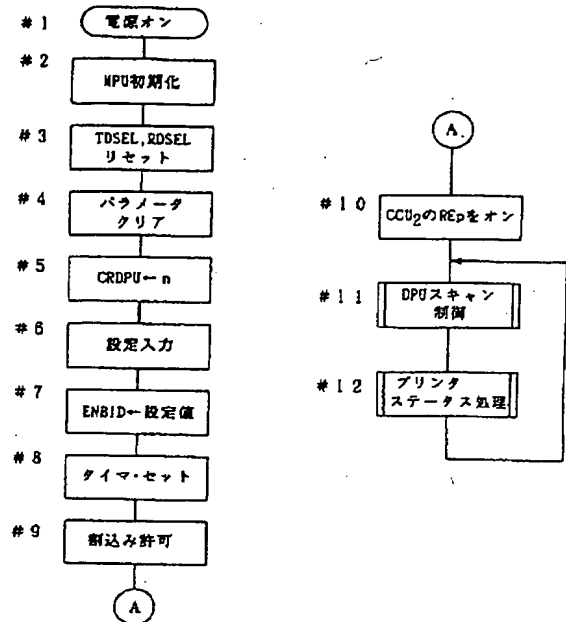
フォーマット1



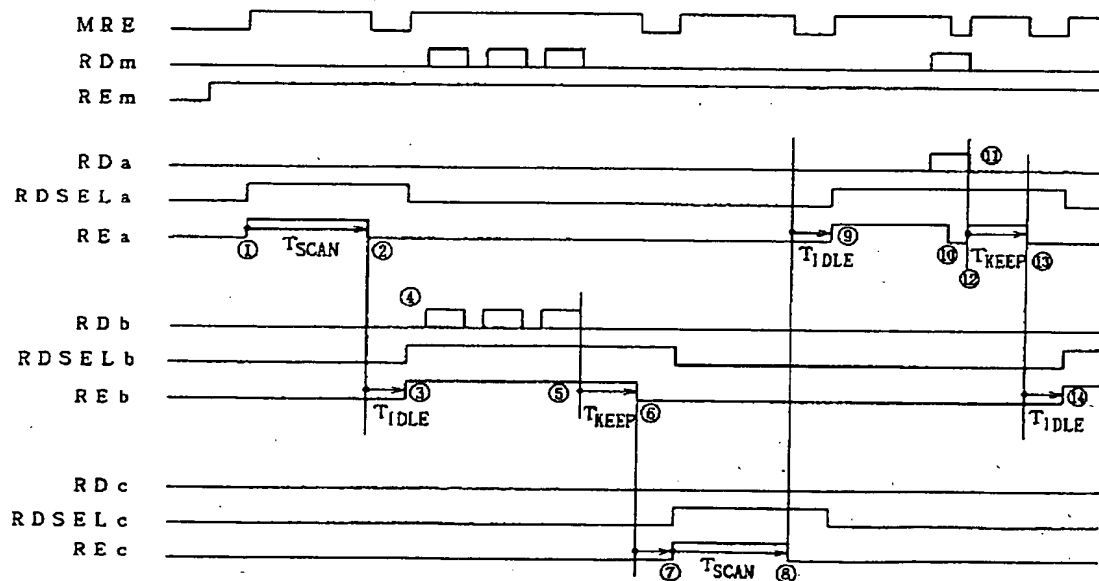
フォーマット2



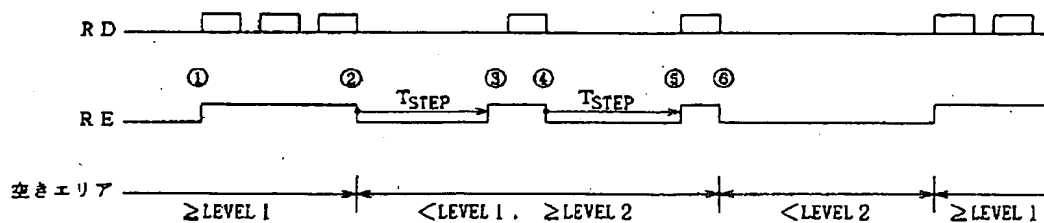
第 15 図



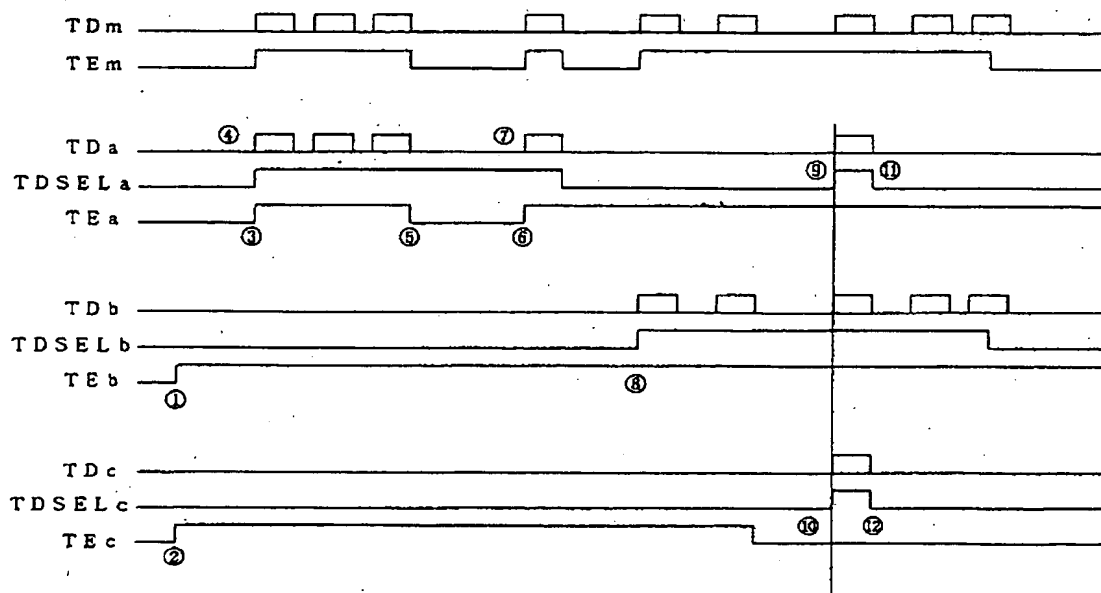
第 12 図



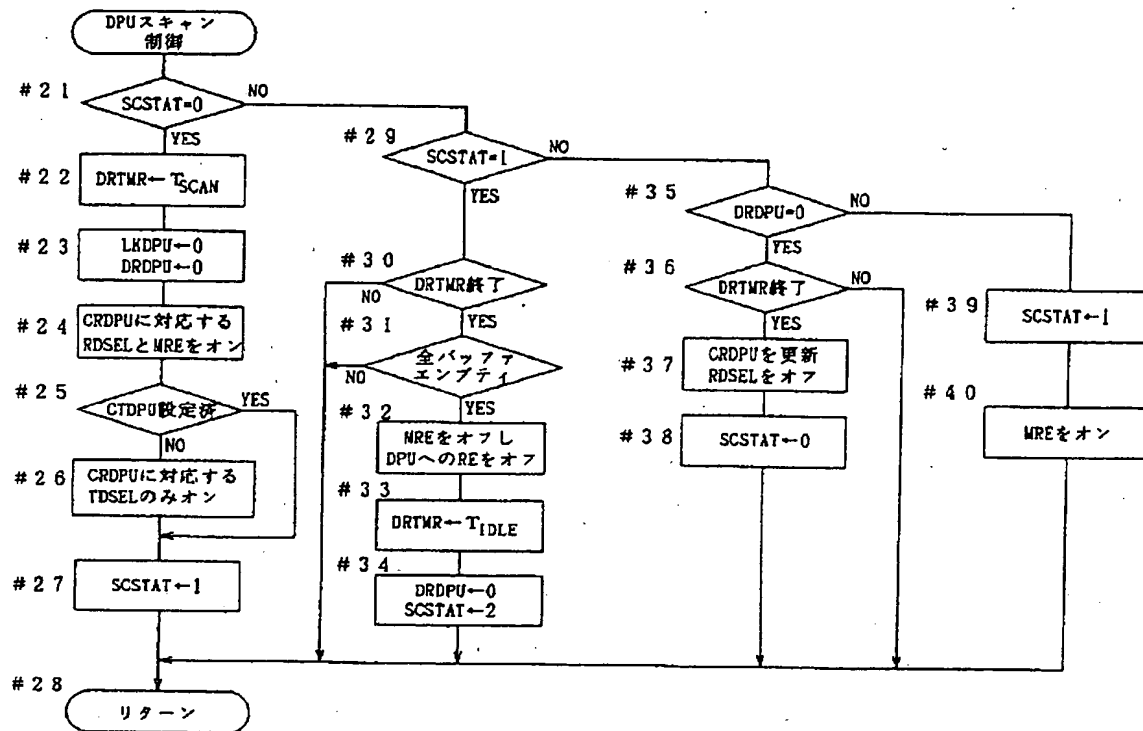
第 13 図



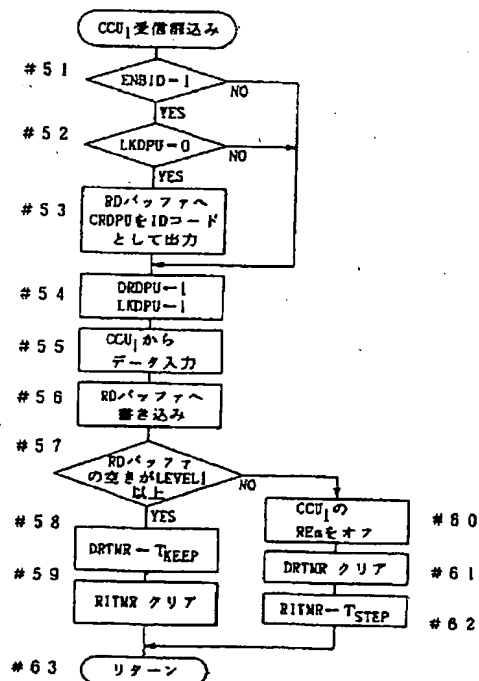
第 14 図



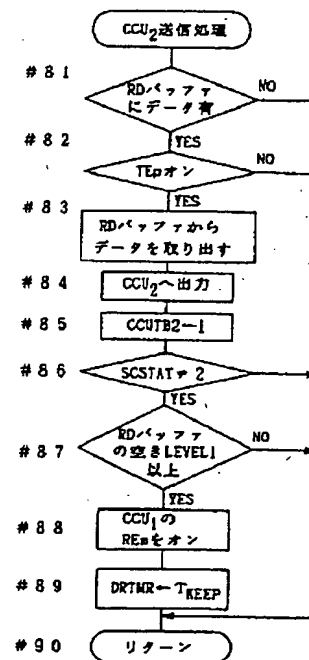
第 16 図



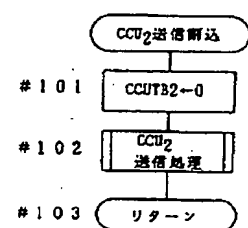
第 17 図



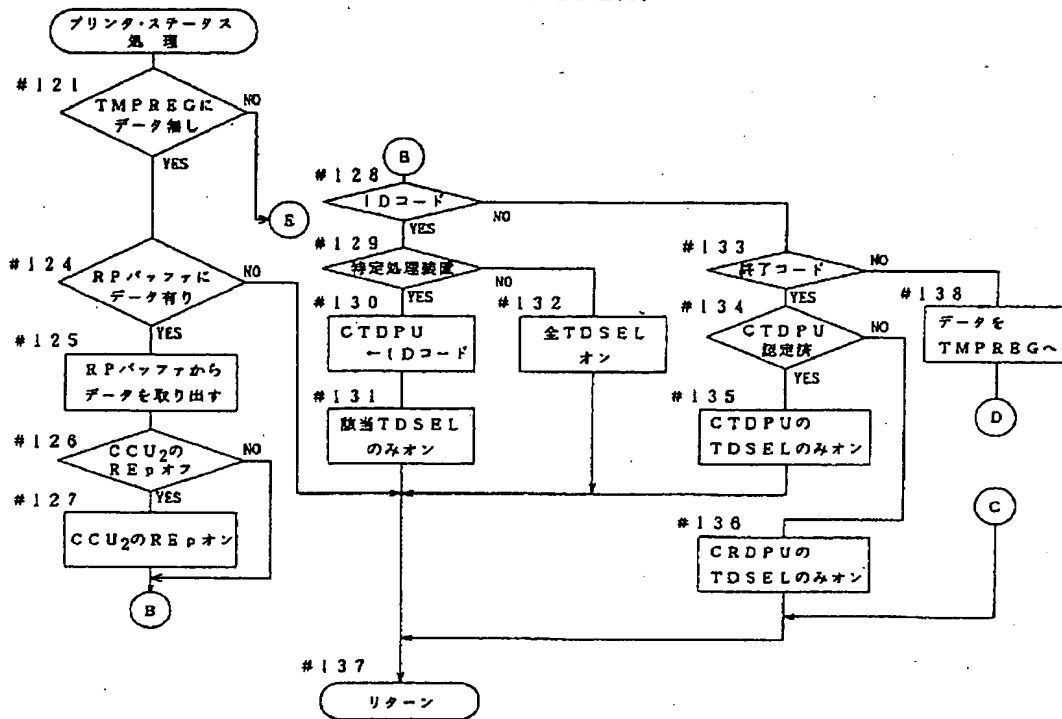
第 18 図



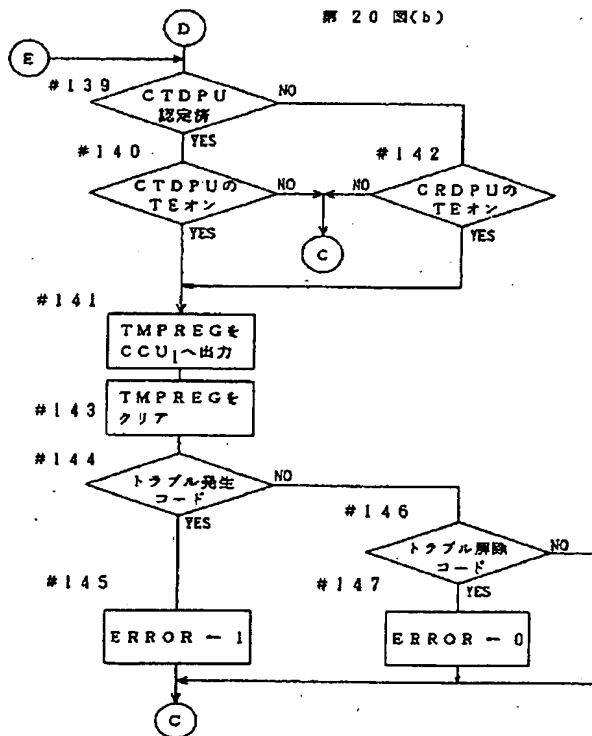
第 19 図



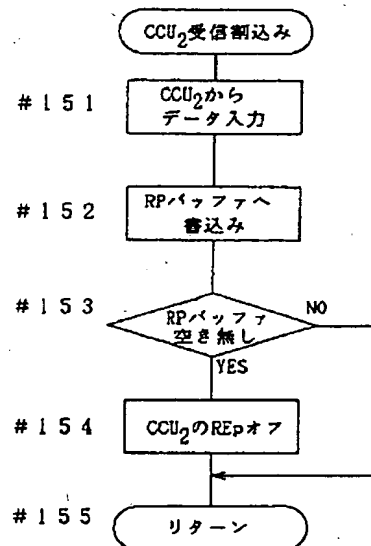
第 20 図(a)



第 20 図(b)



第 21 図



第 2 2 図

